

1/5/1 (Item 1 from file 351)
DIALOG(R) File 351: Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.

012184298 **Image available**

WPI Acc No: 1998-601211/199851

XRPX Acc No: N98-468601

Compressed digital voice data decoding apparatus - has memory zone
control unit which controls storing of new decoding data for each memory
area of memory unit

Patent Assignee: MITSUBISHI ELECTRIC CORP (MITQ); MITSUBISHI DENKI KK
(MITQ)

Inventor: OKUDA R

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 10271082	A	19981009	JP 9767854	A	19970321	199851 B
US 6092046	A	20000718	US 97902353	A	19970729	200037

Priority Applications (No Type Date): JP 9767854 A 19970321

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 10271082	A		13	H04J-003/02	
US 6092046	A			G10L-019/00	

Abstract (Basic): JP 10271082 A

The apparatus has a compression data entry unit (1) to input a
compressed voice data. A decoding unit (15) decodes the voice data
input into the compression data entry unit and generates a decoding
voice data. A memory unit containing several memory areas stores the
generated decoding voice data.

The decoding voice data stored by either of the memory areas are
read from the memory unit. A memory zone control unit is provided to
control storing of new decoding data for every memory area.

USE - For digital satellite broadcasting, DVD.

ADVANTAGE - Reduces total memory capacity required for memory unit.

Utilizes memory unit efficiently.

Dwg.1/9

Title Terms: COMPRESS; DIGITAL; VOICE; DATA; DECODE; APPARATUS; MEMORY;
ZONE; CONTROL; UNIT; CONTROL; STORAGE; NEW; DECODE; DATA; MEMORY; AREA;
MEMORY; UNIT

Derwent Class: P86; W01; W02; W04

International Patent Class (Main): G10L-019/00; H04J-003/02

International Patent Class (Additional): G10L-009/18; H04L-013/08

File Segment: EPI; EngPI

1/5/2 (Item 1 from file: 347)
DIALOG(R) File 347: JAPIO
(c) 2000 JPO & JAPIO. All rts. reserv.

05987982 **Image available**

VOICE DATA DECODER

PUB. NO.: 10-271082 A]

PUBLISHED: October 09, 1998 (19981009)

INVENTOR(s): OKUDA RYOSUKE

APPLICANT(s): MITSUBISHI ELECTRIC CORP [000601] (A Japanese Company or
Corporation), JP (Japan)

APPL. NO.: 09-067854 [JP 9767854]

FILED: March 21, 1997 (19970321)

INTL CLASS: [6] H04J-003/02; G10L-009/18; H04L-013/08

JAPIO CLASS: 44.2 (COMMUNICATION -- Transmission Systems); 34.4 (SPACE
DEVELOPMENT -- Communication); 42.5 (ELECTRONICS --
Equipment); 44.3 (COMMUNICATION -- Telegraphy)

JAPIO KEYWORD: R102 (APPLIED ELECTRONICS -- Video Disk Recorders, VDR); R108
(INFORMATION PROCESSING -- Speech Recognition & Synthesis)

ABSTRACT

PROBLEM TO BE SOLVED: To provide a voice data decoder by which a storage

capacity required for a PCM output buffer is much more reduced.

SOLUTION: A decoder is provided with a decode processing section 15, a PCM output buffer 8 including plural division banks $81-8n$ ($n=16$), a bank management section 17 that gives an address denoting a rewritable division bank area to the decode processing section 15 every time data by one channel are decoded by the decode processing section 15, and a PCM output section 19 that receives the address, reads and outputs data from the division bank corresponding to the address and gives an address denoting the division bank area that is newly rewritable to the bank management section 17.

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 0 - 2 7 1 0 8 2

(43)公開日 平成10年(1998)10月9日

(51) Int. Cl. ⁶

識別記号

室内整理番号

F I

技術表示箇所

H04J 3/02

H04J 3/02

G10L 9/18

G10L 9/18

A

H04L 13/08

1104L 13/08

審査請求 未請求 請求項の数3 O L (全13頁)

(21)出願番号 特願平 9 - 6 7 8 5 4

(22)出願日 平成9年(1997)3月21日

(71)出願人 0 0 0 0 0 6 0 1 3

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 奥田 亮輔

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

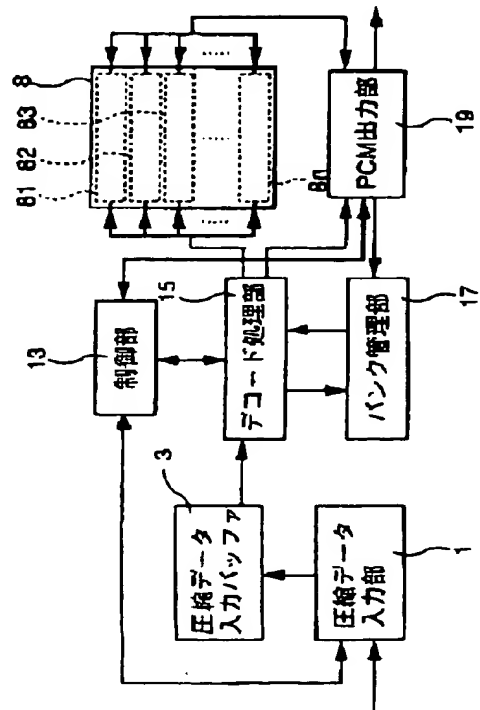
(74) 代理人 弁理士 深見 久郎 (外 3 名)

(54) 【発明の名称】 音声データ復号装置

(57) 【要約】

【課題】 PCM出力バッファに必要な記憶容量がより小さい音声データ復号装置を提供する。

【解決手段】 デコード処理部１５と、複数の細分バンク８１～８_n（ $n=16$ ）を含むPCM出力バッファ８と、１チャンネル分のデータがデコード処理部１５で復号されるたびに、書込可能な細分バンクの位置を示すアドレスをデコード処理部１５へ供給するバンク管理部１７と、上記アドレスを受取ってそのアドレスに対応する細分バンクからデータを読み出し出力するとともに、バンク管理部１７へ新たに書込可能となった細分バンクの位置を示すアドレスを供給するPCM出力部１９とを備える。



(2)

特開平10-271082

2

【特許請求の範囲】

【請求項1】 圧縮された音声データを入力する圧縮データ入力手段と、

前記圧縮データ入力手段に入力された前記音声データを復号して復号音声データを生成する復号手段と、

複数の記憶領域を含み、前記記憶領域に前記復号音声データを記憶する記憶手段と、

いずれかの前記記憶領域に記憶された前記復号音声データを前記記憶手段から読出すとともに、前記復号音声データが読出されることによって書込可能となった前記記憶領域毎に前記復号音声データを新たに記憶させる記憶領域制御手段とを備える音声データ復号装置、

【請求項2】 デジタル的に圧縮された複数のチャンネル分の音声データを入力する圧縮データ入力手段と、

前記圧縮データ入力手段に入力された前記音声データをいずれか1つの前記チャンネル分の前記音声データ毎に復号して復号音声データを生成する復号手段と、

複数の記憶領域を含み、前記記憶領域に前記復号音声データを記憶する記憶手段と、

いずれかの前記記憶領域に記憶された前記復号音声データを前記記憶手段から読出すとともに、前記復号手段でいずれか1つの前記チャンネル分の前記復号音声データが生成されるたびに、前記記憶手段の中で書込可能な前記記憶領域に、前記いずれか1つの前記チャンネル分の前記復号音声データを記憶させる記憶領域制御手段とを備える音声データ復号装置、

【請求項3】 デジタル的に圧縮された複数のチャンネル分の音声データを入力する圧縮データ入力手段と、前記圧縮データ入力手段に入力された前記音声データをいずれか1つの前記チャンネル分の前記音声データ毎に復号して復号音声データを生成する復号手段と、複数の記憶領域を含み、書込可能な前記記憶領域に前記復号音声データを記憶する記憶手段と、

前記復号手段でいずれか1つの前記チャンネル分の前記音声データが復号されるたびに、前記復号手段へ前記書込可能な前記記憶領域の位置を示すアドレスを供給する記憶領域管理手段と、

前記復号手段から前記復号音声データが書込まれた前記記憶領域の位置を示す前記アドレスを受取って、前記アドレスに対応する前記記憶領域から前記復号音声データを読出し出力するとともに、前記記憶領域管理手段へ新たに書込可能となった前記記憶領域の位置を示す前記アドレスを供給する出力手段とを備える音声データ復号装置、

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、デジタル圧縮された音声データを復号する音声データ復号装置に関するものである。

【0002】

【従来の技術】 デジタル衛星放送やDVD (Digital Video Disk)、米国のATV (Advanced Television) では、パルス符号変調 (Pulse Code Modulation、以下「PCM」ともいう。) によるデジタル音声データ (以下、「PCMデータ」ともいう。) を、米国ドルビー社によるAC-3規格やMPEG (Motion Picture Experts Group) オーディオ規格による技術を用いてデジタル的に圧縮し伝送または記録している。よって、ユーザが聴取するためにはこの圧縮された音声データを元のPCMデータに復号 (デコード) する装置が必要である。

【0003】 一般に、音声データの圧縮は、時間的に前後するPCMデータ同士の相似性を利用するものであるため、ある程度の数の、つまり、ある時間幅の中の複数のPCMデータを一括して圧縮符号化 (エンコード) する。なお、AC-3規格では1チャンネル当り256個を、MPEGオーディオ規格では64個を一括してエンコードする。このことは、デコード処理の結果、256個ないし64個のPCMデータが一括して得られることを意味している。ここで、以下においては、一括して得られる全PCMデータを「ブロック」と呼ぶことにする。

【0004】 一方、デコード装置が外部にPCMデータを出力する際には、サンプリング周期 (1/32000秒、1/44100秒、1/48000秒など) おきに各チャンネル当り1つのPCMデータを出力することが一般的である。これは、デコード装置が大抵の場合直接D/A変換器に接続されるので、各PCMデータが再生される時刻にD/A変換器にPCMデータを供給する必要があるからである。

【0005】 よって、デコード装置は、あるブロックのPCMデータを出力する間に、次のブロックのPCMデータをデコードしなければならない。

【0006】 図9は、従来の音声データ復号装置の構成を示す図である。図9に示されるように、この音声データ復号装置は、1ビット単位で直列に伝送される圧縮音声データを受けてシリアル/パラレル変換を行なう圧縮データ入力部1と、圧縮データ入力部1に接続され16ビットや32ビットのワードを入出力するランダムアクセスメモリ (以下、「RAM」ともいう。) を含む圧縮データ入力バッファ3と、圧縮データ入力バッファ3に接続され圧縮データ入力バッファ3から1ブロック分の圧縮音声データを読んでデコード処理を行なうデコード処理部5と、デコード処理部5に接続されデコード処理された2ブロック分のPCMデータを保持できるだけの記憶容量を持ちPCMデータのビット数のワードを入出力するRAMを含むPCM出力バッファ7と、PCM出力バッファ7に接続されPCM出力バッファ7からPCMデータを1つずつ読み、パラレル/シリアル変換を行なうPCM出力部9と、圧縮データ入力部1が少なくとも1ブロック分の圧縮音声データを受信したことを受け

(3)

特開平 10 - 271082

3

てデコード処理部 5 にデコード開始を命令し、デコード処理部 5 で 1 ブロック分の圧縮音声データのデコードが終了すると、PCM 出力部 9 に PCM データの出力開始を命令する制御部 11 とを備える。

【0007】ここで、1 ブロック分の PCM データを保持する記憶領域を“バンク”と呼ぶこととすると、PCM 出力バッファ 7 は 2 つのバンク 71、72 を含み、一方のバンクにデコード処理部 5 がデータを書き込むとき PCM 出力部 9 はデータを他方のバンクから読出す。そして、1 つのバンクに記憶されるすべての PCM データを PCM 出力部 9 が出力し終わると、デコード処理部 5、PCM 出力部 9 はそれぞれ、データを書き込みまたは読出す対象とするバンク 71、72 を交換する。

【0008】上記のような構成をとる従来の音声データ復号装置では、PCM 出力バッファ 7 は、2 ブロック分の PCM データを保持するだけの記憶容量を持つことが必要である。

【0009】たとえば、デコードされた PCM データの精度が 20 ビットであり、6 チャンネル（レフト、センター、ライト、レフトサラウンド、ライトサラウンド、低周波数効果の 6 チャンネルであるが、このうち低周波数効果（Low Frequency Effect）チャンネルはいわゆる“スーパーウーファ”と呼ばれ周波数帯域が極めて狭い（重低音のみ）ため、一般に 0.1 チャンネルと数えられている。）からなる AC-3 規格のデータをデコードする際、1 ブロック（各チャンネル当り 256 個×6 チャンネル）の PCM データを記憶するのに、（20 ビット×256 個×6 チャンネル＝）30720 ビット、すなわち 3840 バイト必要であるから、PCM 出力バッファ 7 の記憶容量はその倍である 7680 バイト必要ということになる。

【0010】ここにおいて、バッファメモリの記憶領域を分割して、各記憶領域毎に書き・読出を制御することにより、全体として必要な記憶容量を削減する技術が「特開平 2-285719 号公報」に開示されている。この技術は、1 つのバッファメモリを 3 領域に分割して、そのうちの 2 領域に 1 セクタ分の音声データを記憶するものであって、1 つの領域からデータの読出を終了した時点から、次に読出の対象となる領域以外の 2 つの領域に 1 セクタ分の音声データを書き込むこととするものである。

【0011】より具体的には、外部からの入力データの供給開始から供給終了までに要する時間を W としたとき、バッファメモリへの書き処理（時間 W を要する）の終了時刻が、1 つ前のブロックの再生期間 R の終了時刻に一致するように書き処理を行なう。つまり、1 つ前のブロックの再生開始時刻から時間（R-W）だけ経過した時刻に次のブロックの書き処理を開始する。そして、既に読出が終了した領域を、これからデータを書き込む領域の一部として再利用することで全体としてバッファメ

4

モリに必要とされる記憶容量を削減するものである。

【0012】しかしながら、この技術をチャンネル数が 6 の AC-3 規格におけるデコード処理に適用すると次のようになる。

【0013】AC-3 規格における 1 ブロックのデータのデコード処理は、各チャンネル毎に順番に行なわなければならない。各チャンネルのデータのデコードに要する時間は、ほぼ同じである。つまり、1 チャンネルのデータのデコード処理に要する時間は、1 ブロックの再生に要する時間を R とすると、 $R/6$ 以内でなければならないという制約がある。この条件下において、デコードの回路規模や消費電力をできるだけ抑えるには、1 チャンネル分のデータのデコード処理をちょうど $R/6$ の時間で行なえばよいことになる。そして、このようなデコードでは、デコード開始から時間が $R/6$ だけ経過するたびに、1 チャンネル分のデータが出力バッファに供給される。つまり、1 ブロックについての外部からの入力データの供給開始から供給終了までの時間 W は、少なくとも $5R/6$ であることになる。よって、書き領域として再利用することができる領域は、時間 $R-W$ （ $\leq R-5R/6 = R/6$ ）で読出が終了した領域、すなわち最大でも前のブロックのデータとして格納した領域の $1/6$ にすぎないこととなる。

【0014】

【発明が解決しようとする課題】しかしながら、一般に、音声データ復号装置を 1 チップ上に形成する場合には、PCM 出力バッファ用の RAM を実現するのに必要なシリコン面積が製造コストに大きな影響を与える。したがって、本発明は、PCM 出力バッファに必要な記憶容量がより小さい音声データ復号装置を提供することを目的とする。

【0015】

【課題を解決するための手段】請求項 1 に係る音声データ復号装置は、圧縮された音声データをを入力する圧縮データ入力手段と、圧縮データ入力手段に入力された音声データを復号して復号音声データを生成する復号手段と、複数の記憶領域を含み、記憶領域に復号音声データを記憶する記憶手段と、いずれかの記憶領域に記憶された復号音声データを記憶手段から読出すとともに、復号音声データが読出されることによって書き可能となった記憶領域毎に復号音声データを新たに記憶させる記憶領域制御手段とを備えるものである。

【0016】請求項 2 に係る音声データ復号装置は、デジタル的に圧縮された複数のチャンネル分の音声データをを入力する圧縮データ入力手段と、圧縮データ入力手段に入力された音声データをいずれか 1 つのチャンネル分の音声データ毎に復号して復号音声データを生成する復号手段と、複数の記憶領域を含み、記憶領域に復号音声データを記憶する記憶手段と、いずれかの記憶領域に記憶された復号音声データを記憶手段から読出すとともに

50

(4)

特開平 10 - 271082

5

6

に、復号手段でいずれか 1 つのチャンネル分の復号音声データが生成されるたびに、記憶手段の中で書込可能な記憶領域に、いずれか 1 つのチャンネル分の復号音声データを記憶させる記憶領域制御手段とを備えるものである。

【0017】請求項 3 に係る音声データ復号装置は、デジタル的に圧縮された複数のチャンネル分の音声データを入力する圧縮データ入力手段と、圧縮データ入力手段に入力された音声データをいずれか 1 つのチャンネル分の音声データ毎に復号して復号音声データを生成する復号手段と、複数の記憶領域を含み、書込可能な記憶領域に復号音声データを記憶する記憶手段と、復号手段でいずれか 1 つのチャンネル分の音声データが復号されるたびに、復号手段へ書込可能な記憶領域の位置を示すアドレスを供給する記憶領域管理手段と、復号手段から復号音声データが書込まれた記憶領域の位置を示すアドレスを受取って、アドレスに対応する記憶領域から復号音声データを読出し出力するとともに、記憶領域管理手段へ新たに書込可能となった記憶領域の位置を示すアドレスを供給する出力手段とを備えるものである。

【0018】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して詳しく説明する。なお、図中同一符号は同一または相当部分を示す。

【0019】AC-3 規格では 1 チャンネル当り 256 個の PCM データを、MPEG オーディオ規格では 64 個の PCM データを一括してデコードするが、それはチャンネル毎に一括という意味であって、すべてのチャンネルを一括してという意味ではない。たとえば AC-3 規格による 6 チャンネルを有する PCM データのデコード処理について考えてみると、1 ブロックのデコードに要する時間を T とすると、1 チャンネル毎にデコードを行なうので、デコード開始から時間 $T/6$ だけ経過するたびに、1 つのチャンネルについての 256 個の PCM データが得られる。つまり、PCM 出力バッファの記憶領域として、デコード開始時に 1 ブロック分の領域が必要なのではなく、時間 $T/6$ だけ経過するたびにデコ

ードされる 256 個の PCM データを記憶する記憶領域が用意されればよいことになる。

【0020】すなわち、記憶領域を管理する単位が大きくなればなるほど一般に無駄が大きくなる。上記の従来の技術における音声データ復号装置では、1 ブロックまたは 0.5 セクタ分のデータを記憶するだけの領域を単位として全記憶領域の管理をしていた。ここでたとえば、1 ブロックまたは 1 セクタの半分のデータを出力し終えた段階では、当該全記憶領域のうち 0.5 ブロックまたは 0.5 セクタ分は既に再利用できる（新しいデータが書込める）状態になる。しかし、上記各領域毎に管理を行なっているため、1 つの領域に記憶されたすべてのデータを出力し終えないと、その領域を再利用することができないでいた。

【0021】本発明では、PCM 出力バッファの全記憶領域をさらに細かな領域に分割して、その細かな領域毎に使用中か不使用かの管理を行なうことにする。たとえば、128 個の PCM データを格納するだけの記憶領域、つまり従来の音声データ復号装置におけるバンクの $(128 / (256 \times 6)) = 1/12$ の大きさの領域を新たに“細分バンク”と呼ぶことにすると、1 ブロック分の PCM データを格納するために必要な細分バンク数は、1 チャンネル当り 2 個の細分バンクを使用することとなるため、12 となる。

【0022】ここで、1 ブロックの半分の PCM データを出力し終えたとき、6 個の細分バンクが空き状態（書込可能な状態）になり、それらが再利用可能になる。

【0023】あるブロック（これを第 N 番目のブロックと呼ぶ）の PCM データの出力を開始するときを時刻 0、1 ブロックの PCM データの出力に要する時間を T （ $256 / 32000$ 秒、 $256 / 44100$ 秒、 $256 / 48000$ 秒のいずれか）として、時間の経過とともに使用中の細分バンクの数がどのように変化するかをまとめると、以下の表 1 となる。

【0024】

【表 1】

時 刻	0	$T/6$	$T/3$	$T/2$	$2T/3$	$5T/6$	T
細分バンク数の内訳							
N 番目のブロックの PCM データ格納バンク数	12	12	12	6	6	6	0
N+1 番目のブロックの PCM データ格納バンク数	0	2	4	6	8	10	12
使用中の細分バンク数の合計	12	14	16	12	14	16	12

【0025】表 1 に示されるように、時刻 0 から時刻 $T/2$ の直前までは第 N 番目のブロックの PCM データを格納するのに 12 個の細分バンクが必要である。そして、時刻 $T/2$ になると、全 6 チャンネルについてブロック前半の 128 個の PCM データを出力し終えるので、6 つの細分バンクが空になり、使用中の細分バンク

は各チャンネル毎について後半の PCM データを格納する 6 つの細分バンクのみになる。そして時刻 T になると 1 ブロックの 6 チャンネルの全 PCM データを出力し終えるので、使用する細分バンク数は 0 になる。

【0026】また、第 $N+1$ 番目のブロックとは現在デコード中のブロックであって、時間 $T/6$ だけ経過する

(5)

特開平10-271082

7

たびに1チャンネル分の256個のPCMデータがデコードされるため、そのPCMデータを記憶するために2個の細分バンクが新たに必要になってゆく。

【0027】したがって、表1に示されるように、使用中の細分バンク数の合計は最大で16となる。これより、精度が20ビットのPCMデータを格納する場合に、1バンク当りの記憶容量は(20ビット×128個=)2560ビット、つまり320バイトであるので、PCM出力バッファの全記憶容量は(320バイト×16バンク=)5120バイトとなる。

【0028】なお、図9に示される従来の音声データ復号装置では、PCM出力バッファ7に必要とされる全記憶容量が7680バイトであることから、本発明に係る音声データ復号装置によれば、33%の記憶容量を削減できることになる。

【0029】また、上記「特開平2-285719号公報」に示される先行技術をAC-3規格によるデコード処理に適用した場合には、入力データの供給が開始されてから終了するまでの時間Wは、1ブロック分のデータの脱出にかかる時間Rの5/6であるので、必要な全記憶容量は(20ビット×256個×6チャンネル×(1+5/6)=)56320ビット、すなわち、7040バイトとなり、この技術に比しても27%の記憶容量を削減できることになる。

【0030】図1は、本発明の実施の形態に係る音声データ復号装置の構成を示すブロック図である。

【0031】図1に示されるように、この音声データ復号装置は、デジタル的に圧縮された6チャンネル分のシリアル音声データを入力してパラレル音声データに変換する圧縮データ入力部1と、圧縮データ入力部1に接続され圧縮データ入力部1で生成されたパラレル音声データを記憶する圧縮データ入力バッファ3と、圧縮データ入力バッファ3に接続され圧縮データ入力バッファ3に記憶されたパラレル音声データを各チャンネル分毎に復号するデコード処理部15と、各々が128個のPCMデータを記憶できる16個の細分バンク81~8n(n=16)を含み、デコード処理部15で復号されたパラレル音声データを書き込み可能な細分バンクに記憶するPCM出力バッファ8と、PCM出力バッファ8に含まれる16個の各細分バンク81~8n(n=16)が現在書き込み可能であるか否かを管理するバンク管理部17と、PCM出力バッファ8に記憶されたパラレル音声データを読出してシリアル音声データに変換し出力するとともに、バンク管理部17へ新たに書き込み可能な細分バンクの位置を示すアドレスを供給するPCM出力部19と、デコード処理部15などを制御する制御部13とを備える。

【0032】次に、本実施の形態に係る音声データ復号装置の動作を説明する。なお、この音声データ復号装置が起動された直後にはすべての細分バンク81~8n

8

(n=16)が書き込み可能であるとする。

【0033】図2は、デコード処理部15の動作を示すフローチャートである。図2に示されるように、デコード処理部15は、ステップS3からステップS6の動作により1チャンネル分の音声データを復号するとともに、1ブロックの音声データを復号するたびにステップS8からステップS1の動作に戻る。

【0034】デコード処理部15は、ステップS1で制御部13からデコード開始を命令するデコード開始信号が供給されるのを待つ。なお、制御部13は、圧縮データ入力部1から少なくとも1ブロック分の音声データが入力したことを示す信号を受けてデコード処理部15へデコード開始信号を供給する。

【0035】ステップS2では、復号するチャンネル番号chを0と記憶する。ステップS3では、第chチャンネルの音声データのデコード処理を行ない、復号されたPCMデータを得る。

【0036】次に、ステップS4では、書き込み可能な空き細分バンクの番号(アドレス)を知らせよう要求すべく、空きバンク要求信号をバンク管理部17に出力して該番号を受取る。なお、バンク管理部17は、空きバンク要求信号を受けて、書き込み可能な不利用の細分バンクを2つ探し、その細分バンクの番号(アドレス)をデコード処理部15へ供給する。また、空きバンク要求信号を受けた際不利用の細分バンクが存在しなければ、空となる細分バンクが生じるまで待機する。

【0037】ステップS5では、PCM出力バッファ8の中のバンク管理部17から示された書き込み可能な空き細分バンクにPCMデータを書き込む。

【0038】ステップS6では、記憶しているチャンネル番号を1だけ増加させる。次に、ステップS7では、記憶しているチャンネル番号chが圧縮データ入力部1に入力する音声データが有するチャンネル数6より小さいか否かを判断する。その結果、記憶しているチャンネル数chが6より小さい場合は、ステップS3に戻る。したがって、ステップS3からステップS6の動作が圧縮データ入力部1に入力される音声データの有するチャンネル数回繰返され、デコード処理部15からバンク管理部17へ1ブロック当りチャンネル数回空きバンク要求信号が出力される。

【0039】一方、記憶しているチャンネル数chが6以上である場合は、ステップS8へ進み、各チャンネル毎にPCMデータが格納(記憶)されている細分バンクの番号をPCM出力部19に通知する。そして、ステップS1へ戻り次のブロックの復号を開始する。

【0040】図3は、図1に示されるバンク管理部17の構成を示すブロック図である。図3に示されるように、バンク管理部17は、デコード処理部15に接続される空きバンク検索部171と、PCM出力部19に接続されるバンク解放部172と、空きバンク検索部17

(6)

特開平10-271082

9

10

1 およびバンク解放部172に接続される空きバンク管理レジスタ170を含む。

【0041】ここで、空きバンク管理レジスタ170は、各細分バンクについて“使用中”か“不使用”かの情報(1ビット)を記憶するレジスタである。本実施の形態では細分バンクの数は16なので、16ビットのレジスタであればよい。たとえば、1ビットの値が0であれば“不使用”、1であれば“使用中”であるものとする。

【0042】また、空きバンク検索部171は、デコード処理部15から空きバンク要求信号を受けると、空きバンク管理レジスタ170で値が0の箇所を2つ探して、その位置(バンクの番号に対応する)をデコード処理部15へ知らせる。なお、その際空きバンク検索部171は空きバンク管理レジスタ170の当該2箇所の細分バンクに対応するビットの値を1にする。

【0043】また、バンク解放部172は、PCM出力部19から不使用となったバンクの番号を示すバンク解放要求信号を受け、空きバンク管理レジスタ170の当該番号の位置のビット値を1から0にする。

【0044】図4は、図1に示されるPCM出力部19の構成を示すブロック図である。図4に示されるように、PCM出力部19は、PCM出力バッファ8とデコード処理部15およびバンク管理部17に接続されるバッファ読出部190と、バッファ読出部190に接続されるパラレル/シリアル変換部191と、バッファ読出部190と、パラレル/シリアル変換部191に接続されるタイマ192を含む。

【0045】ここで、タイマ192はサンプリング周期毎にバッファ読出部190とパラレル/シリアル変換部191へそれぞれ周期信号を供給する。

【0046】バッファ読出部190は、PCMデータが記憶された細分バンクの番号をチャンネル毎にデコード処理部15から受取って記憶し、タイマ192から周期信号が供給されるたびに記憶された番号に対応する細分バンクからPCMデータを読出してパラレル/シリアル変換部191に転送する。そして、バッファ読出部190は、ある1つの細分バンクに記憶されていた128箇のすべてのPCMデータが読出されると、その細分バンクの番号をバンク解放要求信号としてバンク管理部17に含まれるバンク解放部172へ供給する。なお、このような読出動作は全チャンネルについて行なう。

【0047】また、パラレル/シリアル変換部191は、タイマ192から周期信号を受けると、バッファ読出部190から全チャンネル分のパラレルなPCMデータを受取って、1ビット単位で直列に音声データを出力する。

【0048】なお、図1に示される制御部13やデコード処理部15やバンク管理部17は、各々専用ハードウェアで実現する必要は必ずしもなく、同様な機能をソフ

トウェアに記述してやって、中央処理装置(以下、「CPU」という。)にその機能を実行させることも可能である。

【0049】図5は、CPU31を備えた音声データ復号装置の構成を示す図である。図5に示されるように、この音声データ復号装置は、データバス23と、データバス23に接続され圧縮データ入力バッファ210、PCM出力バッファ211、空きバンク管理レジスタ212、バンク番号記憶部213、PCMカウンタ214などを含むRAM21と、データバス23に接続されるシリアル/パラレル変換部25と、タイマ27と、データバス23とシリアル/パラレル変換部25およびタイマ27に接続される割込制御部29と、データバス23および割込制御部29に接続されるCPU31と、データバス23に接続されるパラレル/シリアル変換部33とを備える。

【0050】ここで、図1に示されるバンク管理部17が有する空き細分バンクの番号を記憶すること以外のすべての機能は、ソフトウェアによって、すなわち、CPU31によって実現される。

【0051】また、図1に示される圧縮データ入力部1の機能は、シリアル/パラレル変換部25によって実現され、それを補完する機能はソフトウェアによって実現される。

【0052】さらに、図1に示されるPCM出力部19の機能で、内蔵されるタイマ192の機能とパラレル/シリアル変換部191の機能以外も、すべてソフトウェアによって実現される。

【0053】図5に示されるシリアル/パラレル変換部25は、1ビット単位で直列に入力される圧縮音声データのある程度のビット数(たとえば16ビット)だけ受信すると、割込制御部29に対して割込信号DS1を出力する。

【0054】また、タイマ27は、サンプリング周期毎に割込制御部29へ割込信号DS2を出力する。

【0055】そして、割込制御部29は、シリアル/パラレル変換部25またはタイマ27から割込信号DS1、DS2が供給されると、CPU31に割込信号DS3を出力する。

【0056】CPU31は、割込制御部29から割込信号DS3を受けると、データバス23を介して割込制御部29へどこから割込信号DS1、DS2が発生されたかを問合せ、これに応じて割込制御部29は、データバス23を介して、シリアル/パラレル変換部25またはタイマ27のどちらから割込信号DS1、DS2が発生されたかを示す情報をCPU31に供給する。

【0057】CPU31は、割込信号DS3が供給されると、たとえばデコード処理などの現在実行中の処理を一時中断して、“割込ハンドラ”と呼ばれるプログラムの処理を開始する。

10

20

30

40

50

(1)

特開平 10-271082

11

【0058】図6は、この割込ハンドラの処理内容を示すフローチャートである。図6に示されるように、まず、ステップS1で、上記のように割込信号DS1、DS2がどこで発生されたかをデータバス23を介して割込制御部29に問合せる。

【0059】ここで、シリアル／パラレル変換部25で割込信号DS1が発生された場合にはステップS2へ進み、シリアル／パラレル変換部25から音声データ（たとえば16ビット）を読んでRAM21に含まれる圧縮データ入力バッファ210に転送し、割込ハンドラの処理を終了する。

【0060】一方、タイマ27で割込信号DS2が発生された場合にはステップS3へ進み、PCMデータの出力が可能か細分バンクがあるか否かを判断する。この判断は、CPU31がRAM21に含まれるバンク番号記憶部213に問合せることによって行なう。なお、バンク番号記憶部213には初期値として細分バンクの番号は何も記憶されていないものとし、その場合には、割込ハンドラの処理は即座に終了する。

【0061】また、出力可能な細分バンクがあり、バンク番号記憶部213にPCMデータを記憶した細分バンクの番号が書かれている場合には、ステップS4へ進みバンク番号記憶部213からデータ出力中の全チャンネル分が記憶されている細分バンクの番号（アドレス）を読出す。

【0062】次にステップS5で、読出された細分バンクの番号により対象とされる細分バンク（PCM出力バッファ211に含まれる。）からデータバス23を介してパラレル／シリアル変換部33へPCMカウンタ214で示される位置にあるPCMデータを転送する。なお、パラレル／シリアル変換部33は転送されてきたPCMデータを外部に出力し始める。

【0063】次に、ステップS6で、PCMカウンタ214のカウント値を1だけ増やす。このカウント値は、現在出力中の細分バンクから出力されたPCMデータの数を表わしており、初期値は0とされる。

【0064】本実施の形態では、1つの細分バンクには128個のPCMデータが記憶されるので、ステップS7ではPCMカウンタ214のカウント値が128以上になったか否かを判断する。

【0065】ここで、カウント値が128未満のときは、割込ハンドラの処理を終了する。一方、カウント値が128になったときは、ステップS8へ進む。PCMカウンタ214のカウント値が128になったときは、1つの細分バンクに記憶されるすべてのPCMデータを読出した状態であるから、ステップS8では、現在データを出力中の細分バンクの番号をバンク番号記憶部213において削除し、ステップS9で空きバンク管理レジスタ212の該当ビットを“不使用”に、すなわち1から0とする。

12

【0066】そして、ステップS10でPCMカウンタ214の値を0に戻して割込ハンドラの処理を終了する。

【0067】以上の割込ハンドラが終了すると、CPU31は本来の処理に戻る。図7は、CPU31の本来の処理を示すフローチャートである。

【0068】ステップS1で、圧縮データ入力バッファ210に少なくとも1ブロック分の復号されていないデータが溜まるまで待つ。そして、外部から圧縮データがシリアル／パラレル変換部25に入力され、上記割込ハンドラによって少なくとも1ブロック分の圧縮データが圧縮データ入力バッファ210に溜まると、ステップS2へ進み、記憶するチャンネル数chを0とする。

【0069】次に、ステップS3で、第chチャンネルのデコード処理を行ない、ステップS4で、CPU31は、空きバンク管理レジスタ212において不使用の細分バンクを2つ検索し、その番号を得るとともに、それらを使用中にセット（該当ビットを0から1に）する。

【0070】そして、ステップS5で、検索された2つの空き細分バンクにデコード処理されたPCMデータを書込む。

【0071】さらに、ステップS6で、記憶するチャンネル数chを1だけ増加させる。次に、ステップS7で、記憶されたチャンネル数chがシリアル／パラレル変換部25に入力される音声データの有するチャンネル数（本実施の形態では6）より小さいか否かを判断し、小さい場合はステップS3へ戻る。一方、記憶されたチャンネル数chが6となった場合には、ステップS8へ進み、デコード処理されたPCMデータが書込まれた細分バンクの番号をチャンネル毎にRAM21に含まれるバンク番号記憶部213に書込む。

【0072】このステップS8までの処理により、ある1つのブロックについてはすべてのチャンネルについてのPCMデータがPCM出力バッファ211に書込まれ、使用された細分バンクの番号がバンク番号記憶部213にチャンネル毎に整理して書かれることになる。

【0073】なお、ステップS8の処理が終了するとステップS1へ戻り、次の1ブロック分のデータの処理が開始される。

【0074】以上が、図5に示される音声データ復号装置の動作の説明であるが、上記割込ハンドラの処理としては全体として等価な数々の変形例を考えることができ、図8にその一例が示される。

【0075】図8に示される割込ハンドラの処理は、図6に示される割込ハンドラの処理と同様なものであるが、ステップS3で出力可能な細分バンクがあるか否かを判断した後、最初にステップS4でPCMカウンタ214のカウント値を1だけ増し、ステップS5でPCMカウンタ214の値が128を超えたか否かを判断した上で、以降の処理を進める点で相違するものである。

(8)

特開平 10 - 271082

13

【0076】以上の説明においては、1つの細分バンクは128個のPCMデータを格納（記憶）するものであるが、格納するPCMデータの数異なる場合であっても上記と同様な動作を行なう音声データ復号装置が考えられる。

【0077】たとえば、1つの細分バンクに格納するP

時 刻	0	T/6	T/4	T/3	T/2	2T/3	3T/4	5T/6	T
細分バンク数の内訳									
N番目のブロックのPCMデータ格納バンク数	24	24	18	18	12	12	6	6	0
N+1番目のブロックのPCMデータ格納バンク数	0	4	4	8	12	16	16	20	24
使用中の細分バンク数の合計	24	28	22	26	24	28	22	26	24

【0079】上記の表2に示されるように、この場合には細分バンクは28個あれば足りることになるから、必要な全記憶容量は（20ビット×64個×28バンク＝）35840ビットつまり4480バイトになって、図9に示される従来の音声データ復号装置で必要であった全記憶容量7680バイトに比べると約42%削減されたこととなる。ただし、このように細分バンクの記憶容量を小さくすると、細分バンクの管理が複雑になる。

【0080】以上より、本実施の形態に係る音声データ復号装置によれば、1ブロックのデータ当り、チャンネル数回空き細分バンクを検索し、また、1チャンネル分のデータを格納するのに必要な細分バンクの数をNBとすると（チャンネル数×NB）回細分バンクを番込可能とするため、読出されて番込可能となった記憶領域を従来技術によるものより有効に再利用することができ、PCM出力バッファ8、211で必要な全記憶容量の削減効果をより大きいものとすることができる。

【0081】なお、AC-3規格の音声データ復号装置では、サラウンドチャンネルとセンターチャンネルだけに再生遅延の機能が求められる場合がある。それは、それらのチャンネルに対応するスピーカが他のチャンネルに対応するスピーカよりも聴取者に物理的に近い位置に設置される場合に、聴取者の耳において全スピーカからの音が同時に聞こえるように再生時間を調節するためである。具体的には、たとえば、この場合の遅延時間は最大で15m秒程度のものであって、サンプリング周波数が48kHzであればPCMデータで720個分の時間にも相当する。このような機能は、PCM出力バッファ8、211からPCMデータを読出すタイミングをサラウンドチャンネルとセンターチャンネルについてだけ遅らせることで実現される。この際には、PCM出力バッファ8、211で必要とされる細分バンクの数は若干増えるとしても、本質的には細分バンクを上記と同様に管理することで実現できることは明らかである。

【0082】

【発明の効果】請求項1に係る音声データ復号装置によれば、複数の記憶領域を含む記憶手段を備え、復号音声

14

CMデータを64個としたとき、時間の経過とともに使用中のバンクの数がどのように変化するかを表にまとめると、以下のようになる。

【0078】

【表2】

データが読出されることによって番込可能となった記憶領域毎に新たな復号音声データを記憶させるため、記憶手段において必要とされる全記憶容量の削減を図り、記憶手段の形成に必要なシリコン面積を小さくして製造コストを下げることができる。

【0083】請求項2または3に係る音声データ復号装置によれば、復号手段と複数の記憶領域を含む記憶手段とを備え、復号手段で1チャンネル分の復号音声データが生成されるたびに番込可能な記憶領域に上記復号音声データを記憶することとするため、記憶手段の効率的な利用を図ることにより、記憶手段で必要な全記憶容量を削減することができ、記憶手段の形成に必要なシリコン面積を小さくして製造コストを下げるすることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態に係る音声データ復号装置の構成を示すブロック図である。

【図2】 図1に示されるデコード処理部の動作を説明するためのフローチャートである。

【図3】 図1に示されるバンク管理部の構成を示すブロック図である。

【図4】 図1に示されるPCM出力部の構成を示すブロック図である。

【図5】 本発明の実施の形態に係るCPUを備えた音声データ復号装置の構成を示すブロック図である。

【図6】 図5に示される音声データ復号装置における割込ハンドラの処理を説明するためのフローチャートである。

【図7】 図5に示されるCPUの本来の処理を説明するためのフローチャートである。

【図8】 図5に示される音声データ復号装置における割込ハンドラの処理の他の例を説明するためのフローチャートである。

【図9】 従来の音声データ復号装置の構成を示すブロック図である。

【符号の説明】

1 圧縮データ入力部、3、210 圧縮データ入力バッファ、8、211 PCM出力バッファ、13 制御

(9)

特開平 10 - 271082

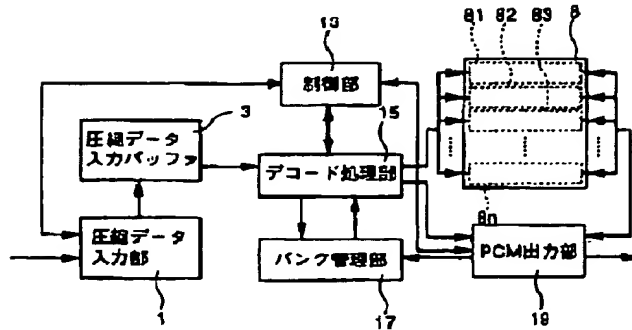
15

16

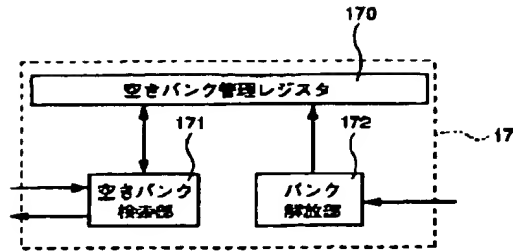
部、15 デコード処理部、17 バンク管理部、19

PCM出力部、31 CPU。

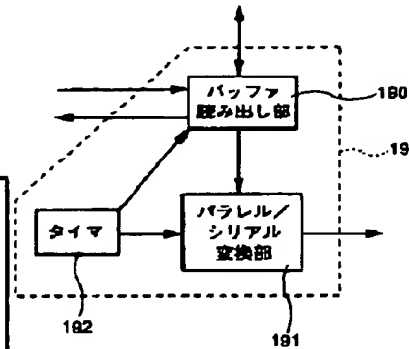
【図1】



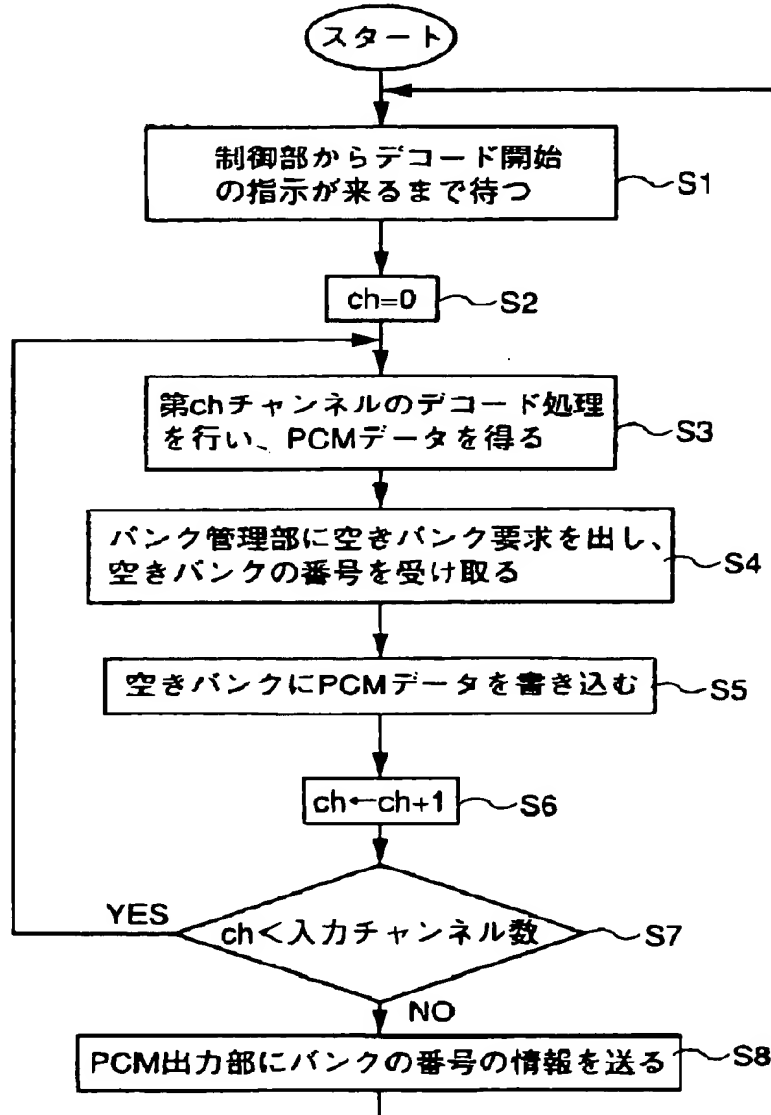
【図3】



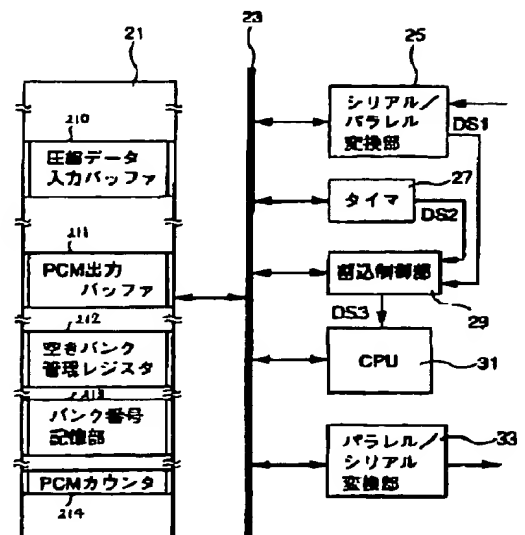
【図4】



【図2】



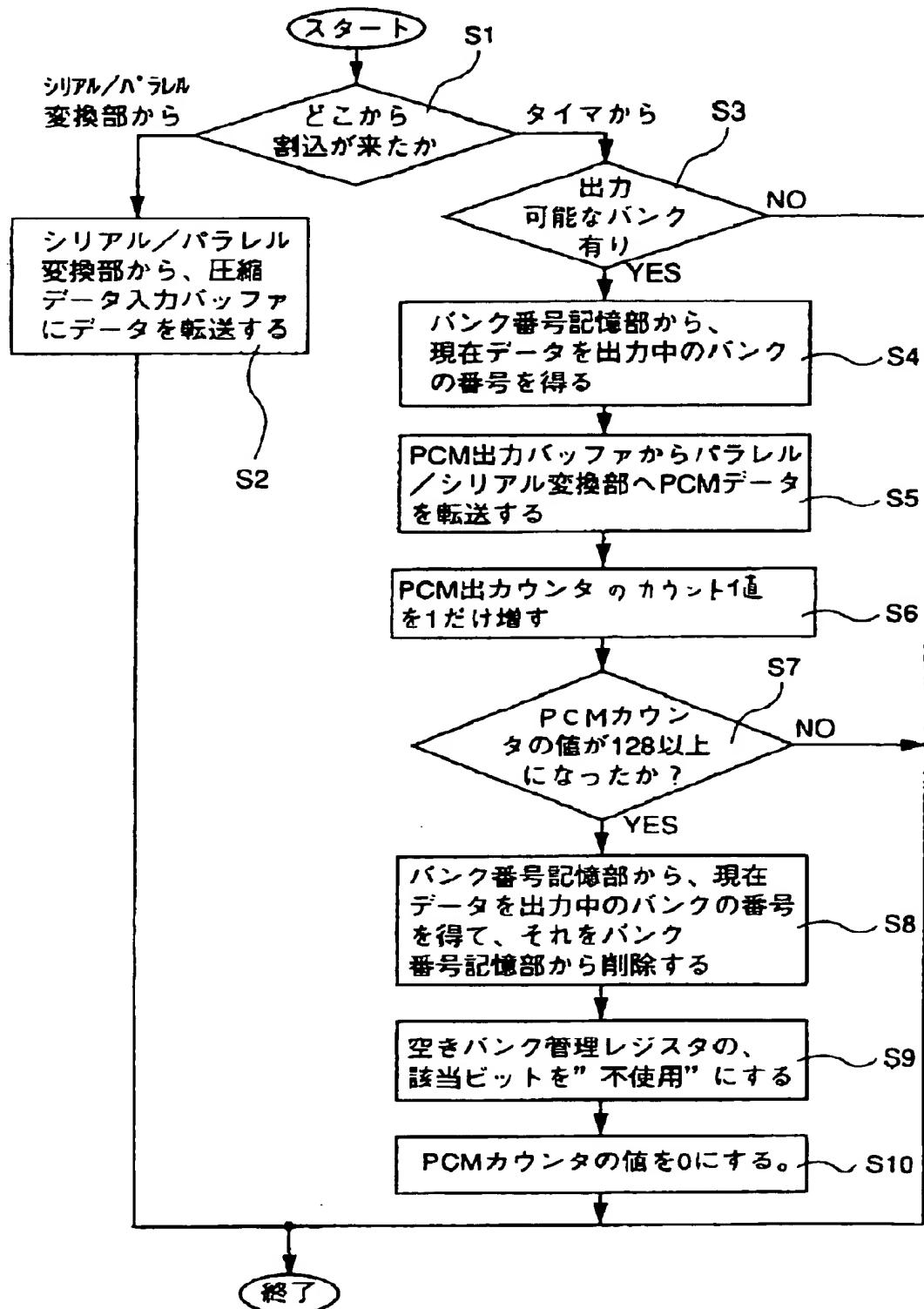
【図5】



(10)

特開平10-271082

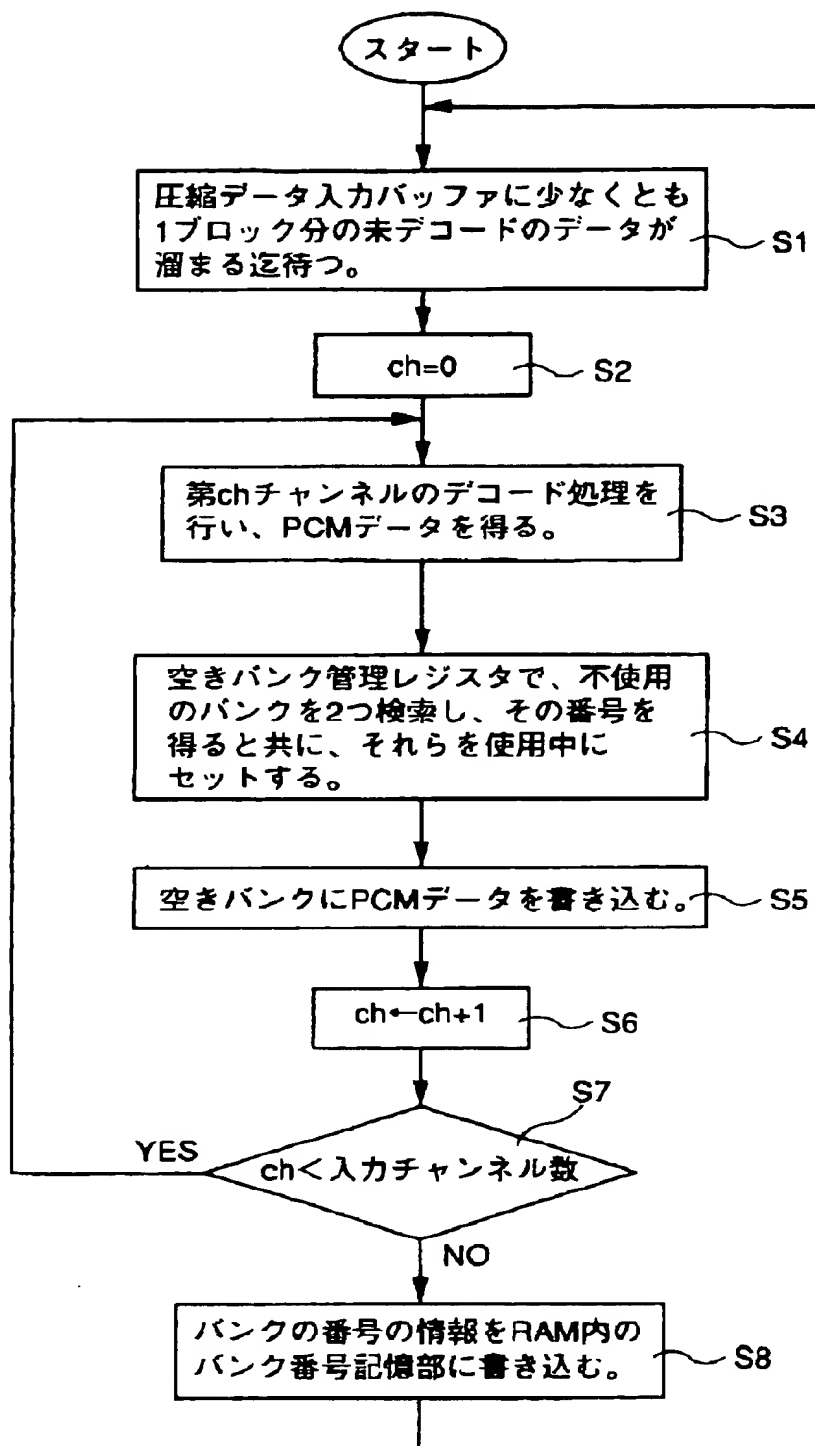
【図6】



(11)

特開平10-271082

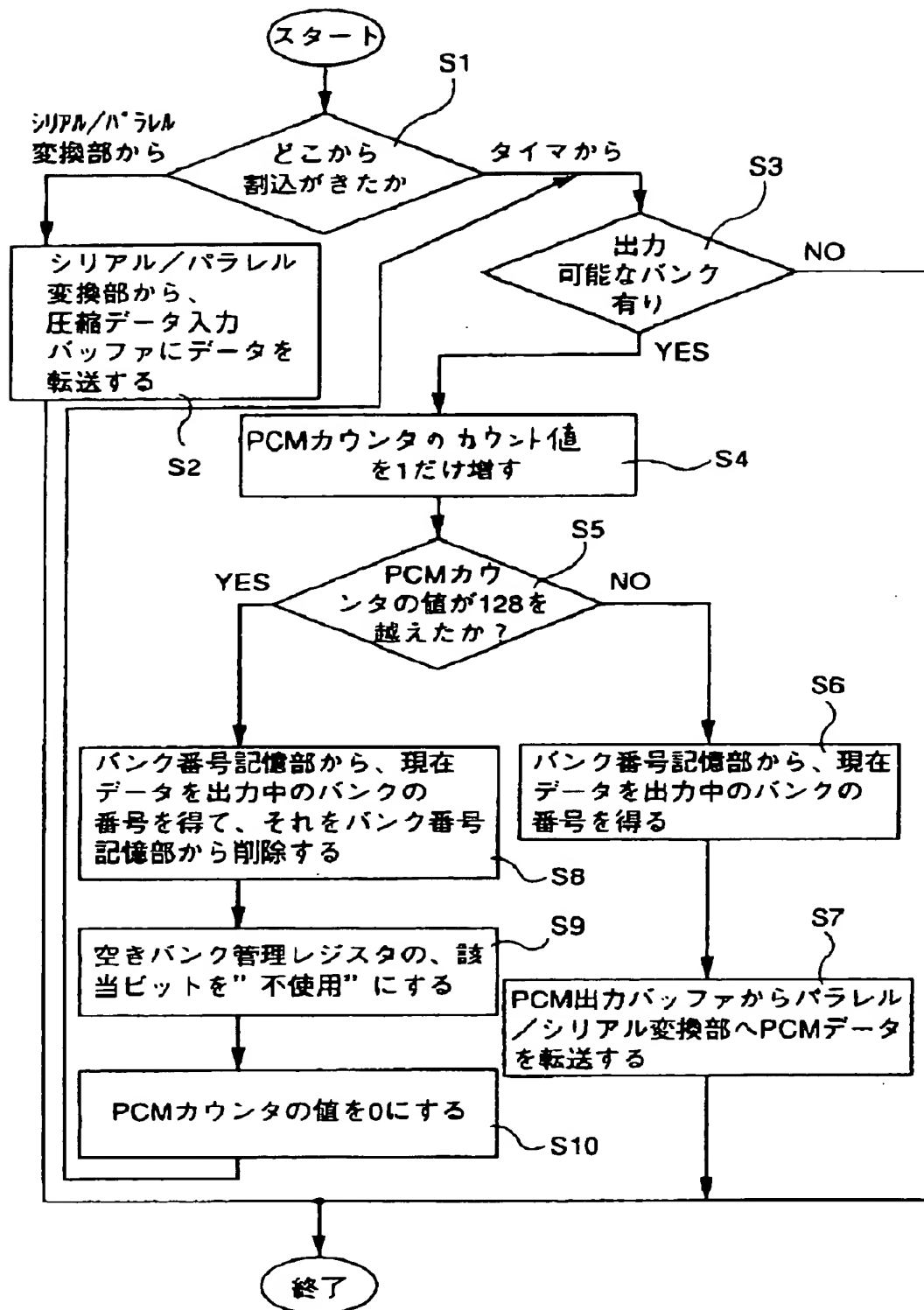
【図7】



(12)

特開平10-271082

【図8】



(13)

特開平 10 - 271082

【図 9】

